

Attorney Docket No. 1466.1086

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Koichi SAKITA

Application No.:

Group Art Unit:

Filed: January 29, 2004

Examiner:

For: METHOD FOR DRIVING PLASMA DISPLAY PANEL

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2003-095003

Filed: March 31, 2003

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: January 29, 2004

By: 

H. J. Staas
Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501



日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application: 2003年 3月31日

出願番号 Application Number: 特願2003-095003

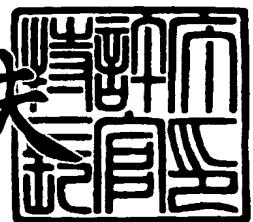
[ST. 10/C]: [JP2003-095003]

出願人 Applicant(s): 富士通株式会社

2003年11月21日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫





【書類名】 特許願
【整理番号】 0295568
【提出日】 平成15年 3月31日
【あて先】 特許庁長官殿
【国際特許分類】 G09G 3/28
【発明の名称】 プラズマディスプレイパネルの駆動方法
【請求項の数】 6

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通
株式会社内

【氏名】 崎田 康一

【特許出願人】

【識別番号】 000005223
【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100086933

【弁理士】

【氏名又は名称】 久保 幸雄

【電話番号】 06-6304-1590

【手数料の表示】

【予納台帳番号】 010995
【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【包括委任状番号】 9704487

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイパネルの駆動方法

【特許請求の範囲】

【請求項 1】

第1表示電極、第2表示電極およびアドレス電極が配列された画面を有する3電極面放電AC型のプラズマディスプレイパネルの駆動方法であって、

前記画面を構成する全てのセルの壁電圧を均等にする初期化、表示データに応じて各セルの壁電圧を該当する表示データに対応した値にするアドレッシング、および点灯すべきセルのみで設定回数の表示放電を生じさせる点灯維持を繰り返し、

前記初期化の操作として、全ての前記セルの少なくとも1つの電極の電位を単調に上昇または降下させる操作である鈍波印加を少なくとも2回行い、

前記少なくとも2回の鈍波印加のうちの1回目の鈍波印加では、当該初期化の以前に行われた最後の点灯維持において点灯しなかったセルである前消灯セルのみで放電を生じさせて、その壁電圧を前記最後の点灯維持において点灯したセルである前点灯セルの壁電圧に近づけ、

2回目の鈍波印加では、前点灯セルおよび前消灯セルで放電を生じさせて、これらセルの壁電圧を設定値へ変化させる

ことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 2】

前記アドレッシングでは、前記第2表示電極と前記アドレス電極とによってセルの選択を行い、

前記初期化における2回目の鈍波印加では、前記第2表示電極が陰極となる表示電極間の放電および前記第2表示電極と前記アドレス電極との間の放電を、前点灯セルおよび前消灯セルで生じさせる

請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項 3】

前記点灯維持の最後の表示放電を、前記第2表示電極が陽極となる放電とし、

前記初期化における2回目の鈍波印加を、次式を満たすように行う

$$2V_{tAY} - V_{tXY} \leq 2V_{AY} - V_{XY} - 2V_{aoff}$$

ただし、式中の V_{tAY} は前記第2表示電極と前記アドレス電極との間で当該第2表示電極が陰極となる放電が起きるときの放電開始閾値電圧であり、 V_{tXY} は前記第1表示電極と前記第2表示電極との間で当該第2表示電極が陰極となる放電が起きるときの放電開始閾値電圧であり、 V_{AY} は当該鈍波印加における前記第2表示電極と前記アドレス電極との間の到達電圧であり、 V_{XY} は当該鈍波印加における前記第1表示電極と前記第2表示電極との間の到達電圧であり、 V_{aoff} は前記点灯維持において表示放電を生じさせるときの前記アドレス電極の電位と前記第2表示電極の電位との差である交番パルスの直流成分である。

請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項4】

前記初期化の操作として、前記2回の鈍波印加に加え、全ての前記セルの少なくとも1つの電極の電位をパルス放電が生じるように上昇または降下させる操作である矩形波印加を行い、

前記矩形波印加を前記1回目の鈍波印加に先立って行い、

前記矩形波印加では、前記前点灯セルのみで放電を生じさせて、その壁電圧を前記最後の点灯維持において点灯したセルである前点灯セルの壁電圧に近づける

請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項5】

前記点灯維持の最後の表示放電を、前記第1表示電極が陽極となる放電とする
請求項4記載のプラズマディスプレイパネルの駆動方法。

【請求項6】

前記矩形波印加と前記1回目の鈍波印加とを、これらの間で電極電位が変化しないように連続的に行う

請求項4記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プラズマディスプレイパネル(Plasma Display Panel: PDP)の

駆動方法に関し、面放電形式のA C型P D Pの駆動に好適である。ここでいう面放電形式は、輝度を確保する表示放電において陽極および陰極となる一対の表示電極を、前面側または背面側の基板の上に平行に配列する形式である。A C型プラズマディスプレイパネルの問題の1つに画面内の非発光であるべき領域の発光、すなわち背景発光がある。

【0002】

【従来の技術】

図1は典型的な面放電型プラズマディスプレイパネルのセル構造を示す。P D P 1は一対の基板構体（基板上にセル構成要素を設けた構造体）からなる。前面側の基板構体はガラス基板1 1を有し、その内面に2本1組の表示電極X（第1表示電極）および表示電極Y（第2表示電極）がマトリクス表示の1行に1組ずつ配置される。表示電極X, Yは、面放電ギャップを形成する透明導電膜4 1とその端縁部に重ねられた金属膜4 2とからなり、低融点ガラスからなる誘電体層1 7およびマグネシアからなる保護膜1 8で被覆されている。背面側の基板構体はガラス基板2 1を有し、その内面にアドレス電極Aが1列に1本ずつ配置される。アドレス電極Aは誘電体層2 4で被覆され、誘電体層2 4の上に放電空間を列毎に区画する隔壁2 9が設けられる。誘電体層2 4の表面および隔壁2 9の側面はカラー表示のための蛍光体層2 8 R, 2 8 G, 2 8 Bによって被覆される。図中の斜体文字（R, G, B）は蛍光体の発光色を示す。色配列は各列のセルを同色とするR, G, Bの繰り返しパターンである。蛍光体層2 8 R, 2 8 G, 2 8 Bは、放電ガスが放つ紫外線によって局部的に励起されて発光する。1行内の1列分の構造体がセルであり、3個のセルが表示画像の1画素を構成する。セルは2値発光素子であるので、カラー表示をするにはフレームごとに個々のセルの積分発光量を制御する必要がある。

【0003】

図2はカラー表示のためのフレーム分割の一例を示す。カラー表示は階調表示の一種であって、表示色はR, G, Bの3色の輝度の組み合せによって決まる。階調表示には、1フレームを輝度の重み付けをした複数のサブフレームで構成する方法が用いられる。図2では1フレームが8つサブフレーム（図および以下の

説明では SF と略す) からなる。これら SF の積分発光量の比率、すなわち輝度の重みの比率を 1 : 2 : 4 : 8 : 16 : 32 : 64 : 128 またはこれに近い値にすると、 $2^8 (= 256)$ 階調の再現が可能となる。例えば階調レベル 10 を再現する場合には、重み 2 の SF 2 と重み 8 の SF 4 とでセルを点灯させ、残りの SF ではセルを点灯させない。

【0004】

各 SF には初期化期間、アドレス期間、およびサステイン期間が割り当てられる。初期化期間に全てのセルの壁電圧を均等にする初期化が行われ、アドレス期間に表示データに応じて各セルの壁電圧を制御するアドレッシングが行われる。そして、サステイン期間において、点灯すべきセルのみで表示放電を生じさせる点灯維持が行われる。1 フレームは、初期化、アドレッシング、および点灯維持を繰り返すことで表示される。ただし、通常はサブフレームごとにアドレッシングの内容が異なる。また、点灯維持の長さは共通ではなく、輝度の重みに対応する。

【0005】

図 3 は従来の駆動波形を示す。図はアドレス電極 A および表示電極 X に対する波形を総括的に示している。また、図は代表として先頭行の表示電極 Y (1) および最終行の表示電極 Y (n) に対する波形を示している。

【0006】

初期化期間において、表示電極 Y に対して正の鈍波が印加される。すなわち、表示電極 Y の電位を単調に上昇させるバイアス制御が行われる。このとき、所定電位への到達を早めるために、表示電極 Y に正のオフセットバイアスが与えられ、表示電極 X に負のオフセットバイアスが与えられる。続いて、表示電極 Y に対して負の鈍波が印加される。すなわち、表示電極 Y の電位を単調に下降させるバイアス制御が行われる。アドレス電極 A の電位は、初期化期間の全体にわたって接地電位 (0 ボルト) に保たれる。アドレス期間においては、表示電極 Y に対して 1 本ずつ順にスキヤンパルスが印加される。すなわち、行選択が行われる。行選択に同期して、選択行における点灯すべきセルに対応したアドレス電極 A にアドレスパルスが印加される。表示電極 Y およびアドレス電極 A によって選択され

た点灯すべきセルでアドレス放電が生じて所定の壁電荷が形成される。サステイン期間においては、表示電極Yと表示電極Xとに交互に正のサステインパルスが印加される。印加ごとに点灯すべきセルの表示電極間（以下、これをXY電極間という）で表示放電が生じる。

【0007】

初期化期間の開始時点、すなわち注目するSFの1つ前のSF（以下、前SFという）におけるサステイン期間の終了時点では、壁電荷が比較的に多く残存するセルとそうでないセルとが混在する。前SFで正しく点灯したセル（以下、これを“前点灯セル”という）には多くの壁電荷が残留し、前SFで正しく消灯を保ったセル（以下、これを“前消灯セル”という）にはほとんど壁電荷が残存していない。ここで、正しいとは、表示データどおりということである。このようにセル間で帶電量が異なる状態のままでアドレッシングを行うと、点灯すべきでないセルでアドレス放電が生じるという誤りが生じ易い。アドレッシングの信頼性を高める準備操作として、初期化は重要である。

【0008】

上述のように2回の鈍波印加を行う初期化は、セル間の放電特性のばらつきの影響を受けにくいアドレッシングを実現するのに有効である。1回目の鈍波印加で前点灯セルと前消灯セルとの間の壁電圧の差を小さくし、2回目の鈍波印加で全セルの壁電圧を設定値に揃えることが、米国特許5745086号公報に記載されている。

【0009】

従来では、以下に詳しく説明するように、1回目の鈍波印加および2回目の鈍波印加のどちらにおいても、前点灯セルおよび前消灯セルの双方でいわゆる微小放電を生じさせる初期化が行われていた。

【0010】

図4は従来の初期化における電圧変化を示す波形図である。図4（A）は図3における初期化期間の部分に相当する。表示電極Yの電位は正鈍波の印加によって $V_Y 1'$ から $V_Y 1$ まで緩やかに上昇した後、負鈍波の印加によって $V_Y 2'$ から $-V_Y 2$ まで緩やかに降下する。緩やかとは、表示放電のようなパルス放電

が生じないことを意味する。負鈍波の印加開始時点で表示電極Xに対するオフセットバイアスが $-V_{X1}$ から V_{X2} へ切換えられる。

【0011】

3電極構造のセルにおける3つの電極間の放電の考察では、XY電極間とAY電極間（アドレス電極Aと表示電極Yとの電極間）に注目するのが有効である。図4（B）はこれら2つの電極間の印加電圧および壁電圧の変化を示している。印加電圧の変化は実線で示され、壁電圧の変化は点線で示されている。ただし、壁電圧については正負を反転させて図示してあることに注意が必要である。

【0012】

セルの状態は、XY電極間のセル電圧とAY電極間のセル電圧とで記述することができる。セル電圧とは、各電極間における印加電圧と壁電圧の和である。図4（B）では壁電圧の符号が逆転しているので、図中の点線と実線との距離が該当電極間のセル電圧の大きさを表す。実線が点線より上の場合のセル電圧は正極性、実線が点線より下の場合のセル電圧は負極性である。

【0013】

鈍波印加による放電では放電開始閾値が重要なパラメータである。3つの電極間の放電には各電極が陽極になる場合と陰極になる場合とがあり、これらの場合の間で放電特性に差異がある。そこで、次のように6つの放電開始閾値を定義する。

V_{tXY} ：表示電極Yが陰極になるときのXY電極間の放電開始閾値

V_{tYX} ：表示電極Xが陰極になるときのXY電極間の放電開始閾値

V_{tAY} ：表示電極Yが陰極になるときのAY電極間の放電開始閾値

V_{tYA} ：アドレス電極Aが陰極になるときのAY電極間の放電開始閾値

V_{tAX} ：表示電極Xが陰極になるときのAX電極間の放電開始閾値

V_{tXA} ：アドレス電極Aが陰極になるときのAX電極間の放電開始閾値

なお、AX電極間は、アドレス電極Aと表示電極Xとの電極間である。

【0014】

図5は従来の初期化におけるセル動作の一例を示す。前点灯セルの壁電圧変化は破線で、前消灯セルの壁電圧変化は点線で示されている。初期化の直前の時刻

t_0 において、前点灯セルの壁電圧はXY電極間およびAY電極間の双方で負である（符号が反転しているので、0V（ゼロボルト）を示す線より上にある点線および破線は負の壁電圧を表す）。一方、前消灯セルの壁電圧はXY電極間およびAY電極間の双方で正である（符号が反転していることに注意）。

【0015】

初期化における1回目の鈍波印加が始まると、セル電圧が増大する。前点灯セルの方がよりも多く帶電しているので、前点灯セルで前消灯セルよりも早く時刻 t_1 にXY電極間の放電が始まる。いったん放電が始まると、セル電圧を放電開始閾値 V_{tYX} に保つように壁電荷の帶電が起こり、帶電量に応じた壁電圧が発生する（以下、この現象を“壁電圧が書きこまれる”と表現する）。このときAY電極間の壁電圧も同時に変化する。しかし、その変化はAY電極間の印加電圧の変化よりも小さいので、AY電極間のセル電圧の絶対値は増加する。前点灯セルで放電が始まってから少し経った時刻 t_2 において前消灯セルで放電が始まる。前消灯セルにおいてもセル電圧を放電開始閾値 V_{tYX} に保つように壁電圧が書きこまれる。

【0016】

図5の例では、負鈍波の印加が終了しても、AY電極間のセル電圧は放電開始閾値を超えないで、AY電極間のセル電圧を制御する放電は生じない。負鈍波の印加が終了した時刻 t_3 において、XY電極間の壁電圧は、 $V_{XY1} - V_{tYX}$ である。これに対して、AY電極間の壁電圧は不定である。

【0017】

次に2回目の鈍波印加が始まることで、XY電極間およびAY電極間の印加電圧の増大につれてセル電圧も増大する。時刻 t_4 でXY電極間のセル電圧が放電開始閾値 V_{tYX} を超える。時刻 t_4 の以後において、XY電極間のセル電圧を放電開始閾値 V_{tYX} に保つようにXY電極間の壁電圧が書き込まれる。同時にAY電極間の壁電圧も書き込まれる。しかし、AY電極間の壁電圧変化が印加電圧の変化よりも小さいので、AY電極間のセル電圧の絶対値は増加する。

【0018】

図5の例では、鈍波の振幅（到達電圧）が小さいので、AY電極間のセル電圧

は放電開始閾値 V_{tAY} を越えない。初期化が終了した時刻 t_5 において、XY電極間の壁電圧は、設定値 $V_{XY2} - V_{tXY}$ である。これに対して、AY電極間の壁電圧は不定である。

【0019】

【非特許文献1】

米国特許5745086号公報

【0020】

【発明が解決しようとする課題】

従来の駆動方法には、初期化においてAY電極間の壁電圧が制御されないことに起因するアドレス放電ミスが生じるという問題があった。従来の駆動方法であっても、2回の鈍波印加における印加電圧を高くすれば、AY電極間の壁電圧をXY電極間の壁電圧と同様に制御することができる。しかし、印加電圧を高くすると、1回目の鈍波印加に呼応した前消灯セルでの放電が早期に始まり、前消灯セルの発光期間が長くなる。そのために背景発光が増大して表示のコントラストが低下する。加えて、印加電圧を高くすることは、駆動回路部品に対する耐圧要求を厳しくし、駆動回路の価格を上昇させる。3電極構造における複雑な放電を制御しながら前消灯セルの壁電圧書き込み量の下限を見極めることは非常に難しい。本発明は、コントラストの増大を招くことなく、アドレッシングの準備において表示電極とアドレス電極との電極間の壁電圧を制御し、それによってアドレッシングの信頼性を高めることを目的としている。他の目的は、アドレッシング準備の所要時間の短縮である。

【0021】

【課題を解決するための手段】

本発明においては、アドレッシングの準備として壁電圧を制御する操作として、前消灯セルのみで放電を生じさせる第1の鈍波印加と、前消灯セルおよび前点灯セルの双方で放電を生じさせる第2の鈍波印加とを行う。第1の鈍波印加において前点灯セルで放電を生じさせないように、第1の鈍波印加に先立って、前点灯セルの壁電圧を矩形波印加によって変化させる。

【0022】

【発明の実施の形態】

〔セル電圧平面の説明〕

3電極構造のプラズマディスプレイパネルの動作は、2001年に国際会議Society for Information Displayにて発表された、セル電圧平面と放電開始閾値閉曲線とを用いて幾何学的に解析することができる。X Y電極間およびA Y電極間の組に注目して、セル電圧、壁電圧、および印加電圧のそれぞれを2次元電圧ベクトルとし、セル電圧ベクトル (V_{cXY} , V_{cAY})、壁電圧ベクトル (V_{wXY} , V_{wAY})、および印加電圧ベクトル (V_{aXY} , V_{aAY}) を用いて表す。そして、図6のように横軸にX Y電極間のセル電圧 V_{cXY} をとり、縦軸にA Y電極間のセル電圧 V_{cAY} をとった座標平面を定義する。これをセル電圧平面と呼称する。セル電圧平面では上記3つのベクトルの関係が点と矢印とによって図式化される。平面上の点であるセル電圧点は、X Y電極間およびA Y電極間のセル電圧の値を表す。印加電圧が0（ゼロ）のときのセル電圧は壁電圧と等しいので、この状態に対応したセル電圧点を“壁電圧点”と呼ぶ。セルに電圧が印加されたり、壁電圧が変化したりすると、セル電圧点は印加電圧の大きさまたは壁電圧の変化量に応じた距離だけ移動する。この移動が2次元のベクトルとして矢印で表される。

【0023】

〔 V_t 閉曲線の説明〕

図7は V_t 閉曲線の説明図である。アドレッシング準備である初期化では上述のとおり定義された放電開始閾値 V_{tXY} , V_{tYX} , V_{tAY} , V_{tYA} , V_{tAX} , V_{tXA} が重要である。セル電圧平面上に放電開始閾値点プロットすると六角形が現れる。この六角形が“放電開始閾値閉曲線”である。以下、これを“ V_t 閉曲線”と呼称する。 V_t 閉曲線は放電が生じる電圧範囲を表す。放電が停止している状態のセル電圧点、すなわち壁電圧点は必ず V_t 閉曲線の内側に位置する。図7の V_t 閉曲線における6つの辺、AB, BC, CD, DE, EF, FAはそれぞれ次のように1つの電極間の放電に対応する。

辺AB：表示電極Yを陰極とするAY放電（AY電極間の放電）

辺BC：表示電極Xを陰極とするAX放電（AX電極間の放電）

辺CD：表示電極Xを陰極とするXY放電（XY電極間の放電）

辺DE：アドレス電極Aを陰極とするAY放電

辺EF：アドレス電極Aを陰極とするAX放電

辺FA：表示電極Yを陰極とするXY放電

また、6つの頂点A, B, C, D, E, Fは、2つの放電開始閾値を同時に満たす点（これらを“同時放電点”という）であり、次の組合せの同時放電に対応する。

点A：表示電極Yを共通陰極とするXY電極間およびAY電極間の同時放電

点B：アドレス電極Aを共通陽極とするAY電極間およびAX電極間の同時放電

点C：表示電極Xを共通陰極とするAX電極間およびXY電極間の同時放電

点D：表示電極Yを共通陽極とするXY電極間およびAY電極間の同時放電

点E：アドレス電極Aを共通陰極とするAY電極間およびAX電極間の同時放電

点F：表示電極Xを共通陽極とするXA電極間およびXY電極間の同時放電

図8はVt閉曲線の実測例を示す図である。図において、XY放電に關係する部分が直線でなく少し歪んでいるものの、Vt閉曲線は六角形に近い形をしている。以下ではVt閉曲線を六角形とみなして議論する。以上のセル電圧平面とVt閉曲線とを用いれば、鈍波を印加したときのセルの動作が明らかになる。

[放電の解析]

図9は鈍波印加による放電についての解析を示す図である。図9を参照して、鈍波を印加したときの放電によって変化する壁電圧ベクトルをセル電圧平面とVt閉曲線から求める方法を説明する。

【0024】

図9(A)において点0は鈍波を印加する直前のセル電圧点である。鈍波を印加すると、セル電圧点が点0から点1へ向かって移動する。この移動においてセル電圧点がVt閉曲線を通り過ぎるとき、XY電極間のセル電圧が放電開始閾値VtXYを超えるので、XY放電が起こる。鈍波印加による放電では、いったんセル電圧が閾値を超えると、セル電圧を閾値に保つように壁電圧が書き込まれる。この書き込みが壁電圧ベクトル1'1''（始点が点1で終点が点1'）で示される。鈍波はその電圧値がピークに達するまで増加を続けるので、その増加分の印

加電圧ベクトル $1'$ 、 2 が加わって、セル電圧点は点 $1'$ から点 2 へ移動する。同様の過程は鈍波の電圧値がピークに達するまで繰り返される。XY放電が起こっているので、主にX電極と表示電極Yの間を電荷が移動する。X電極に $+Q$ 、表示電極Yに $-Q$ の壁電荷の移動があったとすると、XY電極間で $Q - (-Q) = 2Q$ 、AY電極間で $-(-Q) = Q$ の壁電荷が移動することになる。したがって、上述のとおり両軸をとったセル電圧平面では、XY放電による書き込みの方向が傾き $1/2$ になる。なお、この傾きは厳密には壁電荷ではなく壁電圧から求めるべきものであり、電極を覆う誘電体層の形状や材質に依存する。ただし、実測での傾きはほぼ $1/2$ であるので、解析では傾きを $1/2$ に近似する。

【0025】

1つの鈍波の印加が終了した時点のセル電圧点および鈍波印加に伴う壁電圧変化の総量は、図9（B）のように幾何学的に求めることができる。その手順は次のとおりである。初期状態の壁電圧点を起点として印加電圧ベクトルを順に加え、総印加電圧ベクトル 05 を描く。総印加電圧ベクトル 05 の終点 5 を通る傾き $1/2$ の直線を引く。そして、図を読む。傾き $1/2$ の直線と V_t 閉曲線との交点 $5'$ が移動後のセル電圧点であり、点 5 から点 $5'$ までの距離が壁電圧変化の総量である。図9（B）中のベクトル $55'$ は図9（A）の壁電圧ベクトルの総和に相当する。なお、ここで注意すべきことは、実際にはセル電圧は図9（B）の点 5 のような大きな値にはならず、セル電圧点は図9（A）のように V_t 閉曲線の近傍を移動することである。

【0026】

図9ではXY放電を例に挙げたが、AX放電およびAY放電についても同様に解析することができる。XY放電では壁電圧ベクトルの方向が傾き $1/2$ 、AY放電では傾き 2 、AX放電では傾き -1 となる。

〔鈍波印加による初期化の解析〕

以上を踏まえて図5に例示した従来動作の解析を試みる。図10は鈍波印加による初期化についての解析を示す図である。図10（A）が前点灯セルの動作解析を示し、図10（B）が前消灯セルの動作解析を示す。

【0027】

図10（A）において、初期化開始時点の前点灯セルのセル電圧点は点Aである。図5の波形では初期化の最初に印加電圧が階段状に変化するので、セル電圧点は点Bに移動する。負鈍波の印加により、点Cで放電が始まって壁電圧が書き込まれる。放電はXY放電なので、書き込みの方向は傾き1/2の方向である。第1鈍波が終了したときのセル電圧点は点Eである。負鈍波から正鈍波へ移る時点での印加電圧の急激な変化に伴って、セル電圧点は点Fに移動する。正鈍波の印加により、点Gで放電が始まって壁電圧が書き込まれる。放電はXY放電なので、壁電圧は傾き1/2の方向に書き込まれる。XY放電が始まると、セル電圧点はVt閉曲線に沿って図の上方へ移動する。これは、XY電極間のセル電圧をVtXYに保ちながら、AY電極間のセル電圧が増加していることを意味する。図10（A）において正鈍波印加のセル終了時点のセル電圧点は点Iである。つまり、図5の動作例の場合には、負鈍波および正鈍波の印加によってセル電圧点がVt閉曲線に沿って移動するものの、最終的にVt閉曲線の頂点にまでは移動せず、XY放電を示す辺上で止まる。ここで、仮に正鈍波の振幅が十分に大きくてAY電極間のセル電圧が閾値VtAYに達したならば、XY電極間とAY電極間の同時放電が起こる。同時放電が続く間は印加電圧の増加分だけ壁電圧が書き込まれるので、セル電圧点は同時放電点I'に固定される。XY電極間だけでなく、AY電極間の壁電圧も正鈍波の振幅と閾値VtAYとで決まる設定値になる。

【0028】

図10（B）において、初期化開始時点の前消灯セルのセル電圧点は点Jである。図5の波形では初期化の最初に印加電圧が階段状に変化するので、セル電圧点は点Kに移動する。負鈍波の印加により、点Lで放電が始まって壁電圧が書き込まれる。放電はXY放電なので、書き込みの方向は傾き1/2の方向である。負鈍波印加が終了した時点のセル電圧点は点Nである。負鈍波から正鈍波へ移る時点での印加電圧の急激な変化に伴って、セル電圧点は点Oに移動する。第2鈍波の印加により、点Pで放電が始まって壁電圧が書き込まれる。放電はXY放電なので、壁電圧は傾き1/2の方向に書き込まれる。しかし、前消灯セルにおいても前点灯セルと同様にAY電極間のセル電圧は閾値VtAYに達しない。正鈍

波印加の終了時点のセル電圧点は同時放電点ではない点Rである。

【0029】

以下において、上述の6つの同時放電点のうち、表示電極Yを陰極とするXY電極間およびAY電極間の同時放電を表す同時放電点を、“同時初期化点”を呼称する。

【0030】

次に、本発明の目的を達成するために、鈍波印加によって書きこまれる壁電圧について考察する。まず、サステイン期間における点灯セルの壁電圧の値について説明する。

【0031】

図11は典型的なサステインパルス波形と点灯セルの壁電圧との関係を示す。ここでは、アドレス電極Aに対する印加電圧を0としてある。図11(A)はパルスベース電位を0にして振幅Vsのパルスを表示電極Xおよび表示電極Yに交互に印加する場合を示す。図11(B)は振幅Vs/2のパルスと振幅-Vs/2のパルスを表示電極Xおよび表示電極Yに同時に印加する例を示す。図11(C)は振幅-Vsのパルスを表示電極Xおよび表示電極Yに交互に印加する場合を示す。XY電極間の電圧については(A)(B)(C)の間で差異はない。AY電極間の電圧については振幅が同じで直流レベルが異なる。なお、パルスベース電位は0に限らない。しかし、次に説明するサステイン動作線の考察では、パルスベース電位の値に応じて切片を変更すればよい。

【0032】

図12はサステイン期間における壁電圧点の位置を示す図であり、図11の波形に対応している。図11(A)(B)(C)のいずれであっても、2つの壁電圧点が存在する。これらはXY電極間の印加電圧の極性に対応する。2つの壁電圧点を結ぶと傾き1/2の直線が得られる。この直線の縦軸切片が図11におけるAY電極間の壁電圧のオフセットに相当する。以下、この直線をサステイン動作線という。点灯セルの壁電圧はサステイン動作線上の左右対称な2点のどちらかになる。

〔適正な初期化の条件〕

図13は適正な初期化の条件の説明図である。ここでは、2段階の鈍波印加による初期化を想定する（図3参照）。2回目の鈍波印加の終了時点の表示電極Xの電位を $+V_{rX}$ 、表示電極Yの電位を $-V_{rY}$ とする。

【0033】

望ましい初期化は、終了時点のセル電圧点が同時初期化点となる操作である。望ましい初期化が行われた場合、同時初期化点から左方へ $V_{rX} + V_{rY}$ の分だけずれ、下方へ V_{rY} の分だけずれた点が初期化後の壁電圧点である。消灯セルではアドレス期間およびサステイン期間に壁電圧がほとんど変化しないので、あるサブフレームのアドレッシング準備としての初期化を開始する時点で、前消灯セル（1つ前のサブフレームでの消灯セル）の壁電圧点は同時初期化点またはその近傍である。

【0034】

初期化が正常となるには、初期化期間における最後の鈍波印加で放電が起こらなければならない。この条件を満たす領域は、初期化後の壁電圧点より右上の領域である。さらに最後の鈍波印加による放電を分類すると、同時放電まで進む場合、XY放電だけで同時放電まで進まない場合、およびAY放電だけで同時放電まで進まない場合がある。これら3つの場合のそれぞれに対応する領域を図中にIII、II、Iで示す。3つの領域は、初期化後の壁電圧点を通る傾き2と傾き1/2の2つの直線で決まる。最後の鈍波印加で適正な初期化が確実に行われるのは、図中のIIIの領域だけである。この領域を“同時初期化確定領域”と呼称する。2回の鈍波印加を行う初期化において、同時初期化確定領域は2回目の鈍波印加の印加電圧で決まる。したがって、望ましい初期化を実現するには、2回目の鈍波印加の開始以前に、前点灯セルおよび前消灯セルの両方の壁電圧点を同時初期化確定領域に移動させなければならない。

【0035】

後段鈍波に入る前に壁電圧点を図中のIIIの領域に移動した場合だけが初期化が確実に行われる。この領域を同時初期化確定領域と呼ぶことにする。前半・後半鈍波の二段構成の初期化波形では、後半鈍波の印加電圧振幅で決まる同時初期化確定領域内に、前半鈍波によって壁電圧点を移動させてやらなければならない。

。

【0036】

図14は1回目の鈍波印加におけるXY電極間の放電による前点灯セルの状態変化を示す。サステイン動作線L_aに沿ってセル電圧点が移動する場合は、サステイン動作線L_aと同時初期化確定領域とが交わるので、壁電圧点を点1から同時初期化確定領域内の点1'へ移動させることができる。これに対し、サステイン動作線L_bまたはサステイン動作線L_cに沿ってセル電圧点が移動する場合は、サステイン動作線L_b、L_cと同時初期化確定領域とが交わらないので、XY放電だけでは壁電圧点を点2、3から同時初期化確定領域外の点2'、3'へ移動させることしかできない。

【0037】

この問題に関しては、1回目の鈍波印加でXY電極間およびAY電極間の同時放電が生じるよう1回目の鈍波印加の印加電圧を高くするか、または2回目の鈍波印加の印加電圧を高くして同時初期化確定領域をサステイン動作線と交わるように拡げるという2つの解決法がある。これらは前点灯セルの初期化に関しては有効である。しかし、どちらの解決法も、印加電圧を高くするので、前消灯セルの発光量が増やしてコントラストを低下させる。

【0038】

〔本発明の駆動方法による初期化〕

図15は本発明の原理を示す。

サステイン動作線L_aは同時初期化確定領域と交わる。この場合には、サステイン期間の最後の放電が、表示電極Xが陰極で表示電極Yが陽極となる放電になるようにサステインパルスを印加すればよい。それによってサステイン動作の終了にともなってセル電圧点が自動的に同時初期化確定領域に入る。

【0039】

サステイン動作線L_bは同時初期化確定領域と交わらない。この場合には、1回目の鈍波印加に先立って、表示電極Yを陰極とするパルス放電が生じるようにXY電極間およびAY電極間に矩形パルス電圧を印加する。パルス放電は前点灯セルの壁電圧点(点2)を同時初期化確定領域に移動させる。これにより、前点

灯セルにおいて、1回目の鈍波印加では放電が起こらず、2回目の鈍波印加で同時放電が起こる。一方、前消灯セルにおいては、サステインパルスおよび初期化の矩形パルスの印加では放電が起こらず、1回目および2回目の鈍波印加の両方で同時放電が起こる。

【実施例1】

図16は駆動波形の実施例1を示す。サステイン期間には振幅V_sのサステインパルスが表示電極Yおよび表示電極Xに交互に印加される。図中で斜線が付された最終のサステインパルスは表示電極Yに印加される。サステイン期間においてアドレス電極Aの電位は0に保たれる。この例におけるサステイン動作線の切片はV_s/2である。初期化期間には各セルの3つの電極間に対して2回の鈍波印加が行われる。2回目の鈍波印加の終了時点において、表示電極Xの電位はV_Xであり、表示電極Yの電位は-V_Yであるので、初期化終了後の壁電圧点は座標(V_{tAY}-V_X, V_{tAY}-V_Y)の点である。この点がサステイン動作線より下にあれば、同時初期化確定領域とサステイン動作線とが交わる。つまり、駆動波形が電圧条件(2V_{tAY}-V_{tXY}≤V_Y-V_X+V_s)を満たし、図のようにサステイン期間の最終のサステインパルスが表示電極Yを陽極とする表示放電を起こす場合、サステイン期間が終了したときの点灯セルの壁電圧点は同時初期化確定領域内にある。上記電圧条件は、次式と同等である。

【0040】

$$2V_{tAY} - V_{tXY} \leq 2V_{AY} - V_{XY} - 2V_{aff}$$

ただし、式中のV_{AY}は鈍波印加におけるAY電極間の到達電圧であり、V_{XY}は鈍波印加におけるXY電極間の到達電圧であり、V_{aff}はサステイン期間の動作において表示放電を生じさせるときのアドレス電極Aの電位と表示電極Yの電位との差である。

【0041】

初期化期間の1回目の鈍波印加では前点灯セルは放電を起こさず、2回目の鈍波印加では同時放電を起こす。前消灯セルは1回目および2回目の鈍波印加の両方で放電を起こす。

【0042】

1回目の鈍波の振幅を大きくする必要はなく、前消灯セルが安定に初期化される最低限の値で十分である。前消灯セルの発光を最小限に抑え、コントラストを低下させずに望ましい初期化を実現することができる。

【実施例2】

図17は駆動波形の実施例2を示す。サステイン期間には振幅V_sのサステインパルスが表示電極Yおよび表示電極Xに交互に印加される。最終のサステインパルスは表示電極Xに印加される。サステイン期間においてアドレス電極Aの電位は0に保たれる。この例におけるサステイン動作線の切片はV_s/2である。初期化期間には各セルの3つの電極間に対して1回の矩形波印加と2回の鈍波印加とが行われる。

【0043】

初期化に矩形パルスを用いる場合には、必ずしもサステイン動作線と同時初期化確定領域とが交わる必要はない。したがって、本例では、初期化期間の2回目の鈍波はゼロ電位で終了している。表示電極Yに振幅V_pの正極性の矩形パルスを印加すると、表示電極Yを陽極とするパルス放電が生じ、前点灯セルの壁電圧点は同時初期化確定領域に移動する。前点灯セルは、初期化期間の1回目の鈍波印加では放電を起こさず、2回目の鈍波印加では同時放電を起こす。前消灯セルは、1回目および2回目の鈍波印加の両方で放電を起こす。

【0044】

1回目の鈍波の振幅を大きくする必要はなく、前消灯セルが安定に初期化される最低限の値で十分である。前消灯セルの発光を最小限に抑え、コントラストを低下させずに望ましい初期化を実現することができる。

【実施例3】

図18は駆動波形の実施例3を示す。実施例3は、実施例2における初期化的矩形パルスと1回目の鈍波との間の不用な電圧変化を無くしたものである。実施例3には、実施例1，2の効果に加えて、初期化期間が短縮されるという効果をもつ。

【実施例4】

図19は駆動波形の実施例4を示す。サステイン期間には電圧V_s/2のサ

ステインパルスと電圧-Vs/2のサステインパルスとが表示電極Yおよび表示電極Xに同時に印加される。最終の表示放電は表示電極Yを陰極とする放電である。サステイン期間においてアドレス電極Aの電位は0に保たれる。この例におけるサステイン動作線の切片は0である。初期化期間には各セルの3つの電極間にに対して1回の矩形波印加と2回の鈍波印加とが行われる。実施例4は実施例1, 2と同様の効果をもつ。

【実施例5】

図20は駆動波形の実施例5を示す。サステイン期間には実施例4と同様のパルス印加が行われる。初期化期間の波形は実施例3の変形である。電極間に対する矩形波印加および1回目の鈍波印加は、表示電極Yに幅広の矩形パルスを印加しつつ表示電極Xにランプ波パルスを印加することによって実現される。

【0045】

【発明の効果】

請求項1ないし請求項6の発明によれば、コントラストの増大を招くことなく、アドレッシングの準備において表示電極とアドレス電極との電極間の壁電圧を制御し、それによってアドレッシングの信頼性を高めることができる。

【0046】

請求項6の発明によれば、アドレッシング準備の所要時間を短縮することができる。

【図面の簡単な説明】

【図1】

典型的な面放電型プラズマディスプレイパネルのセル構造を示す図である。

【図2】

カラー表示のためのフレーム分割の一例を示す図である。

【図3】

従来の駆動波形を示す図である。

【図4】

従来の初期化における電圧変化を示す波形図である。

【図5】

従来の初期化におけるセル動作の一例を示すである。

【図 6】

セル電圧平面の説明図である。

【図 7】

V_t 閉曲線の説明図である。

【図 8】

V_t 閉曲線の実測例を示す図である。

【図 9】

鈍波印加による放電についての解析を示す図である。

【図 10】

鈍波印加による初期化についての解析を示す図である。

【図 11】

典型的なサステインパルス波形と点灯セルの壁電圧との関係を示す図である。

【図 12】

サステイン期間における壁電圧点の位置を示す図である。

【図 13】

適正な初期化の条件の説明図である。

【図 14】

1回目の鈍波印加における X Y 電極間の放電による前点灯セルの状態変化を示す図である。

【図 15】

本発明の原理を示す図である。

【図 16】

駆動波形の実施例 1 を示す図である。

【図 17】

駆動波形の実施例 2 を示す図である。

【図 18】

駆動波形の実施例 3 を示す図である。

【図 19】

駆動波形の実施例4を示す図である。

【図20】

駆動波形の実施例5を示す図である。

【符号の説明】

1 プラズマディスプレイパネル

X 表示電極（第1表示電極）

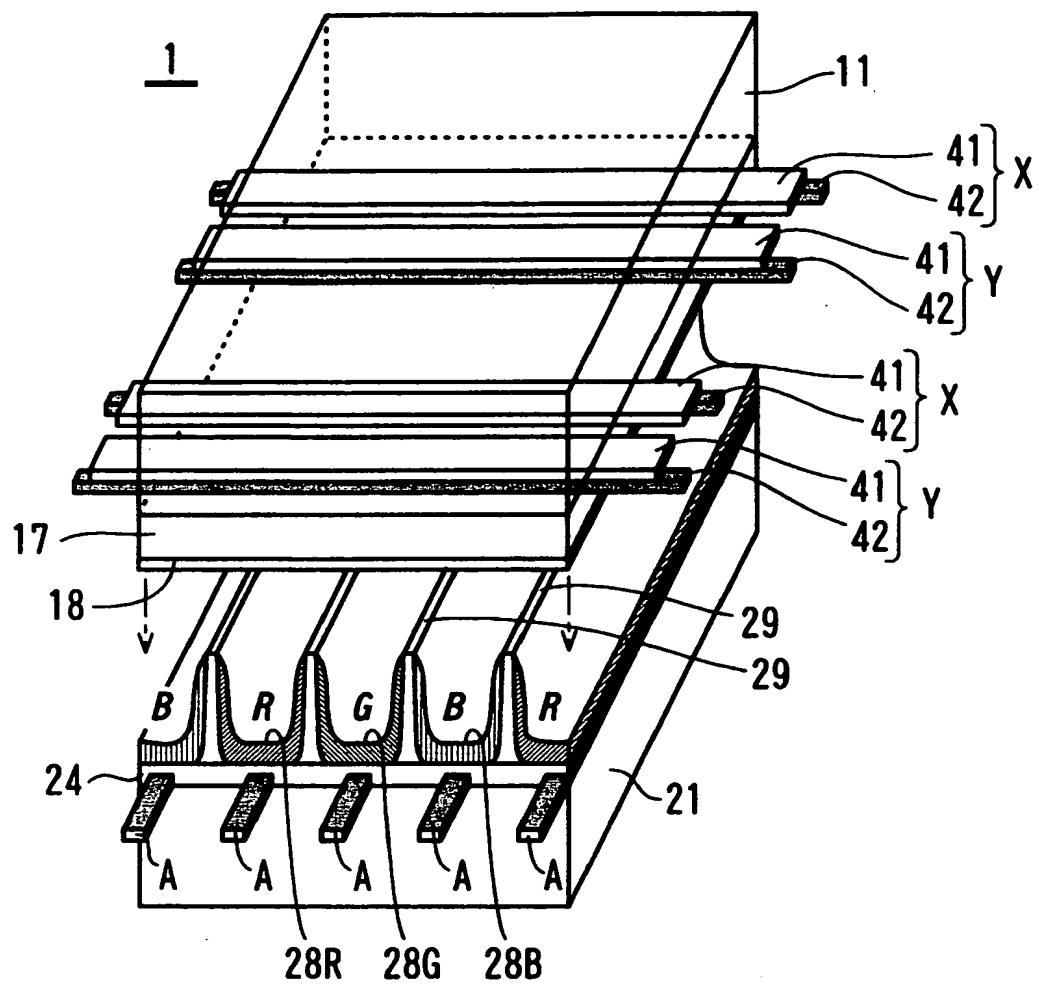
Y 表示電極（第2表示電極）

A アドレス電極

【書類名】 図面

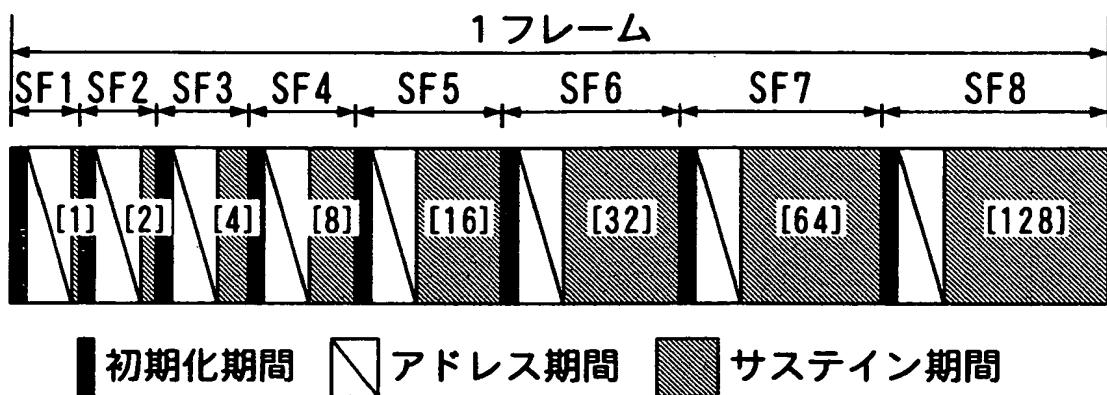
【図1】

典型的な面放電型プラズマディスプレイパネルのセル構造



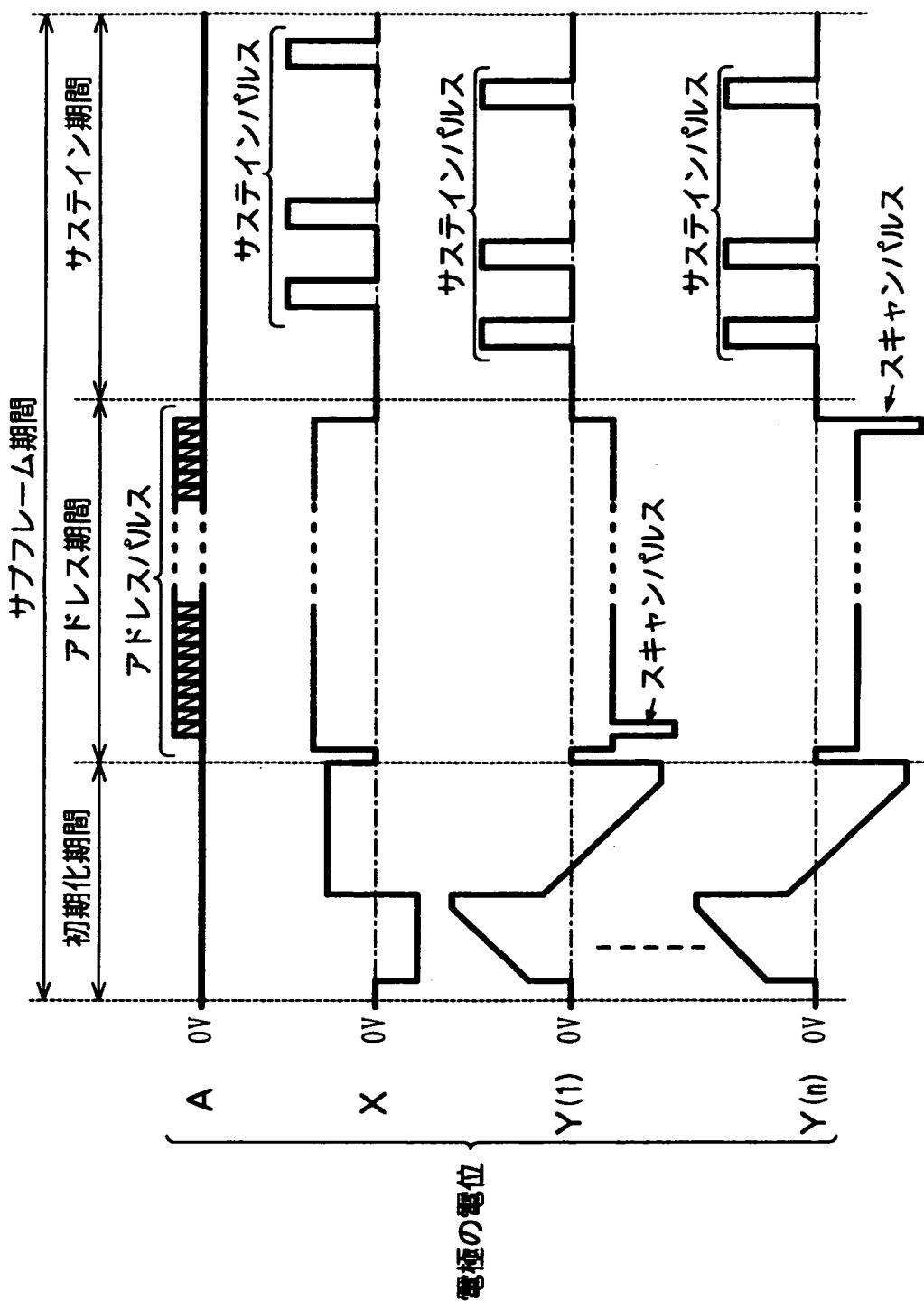
【図2】

カラー表示のためのフレーム分割の一例



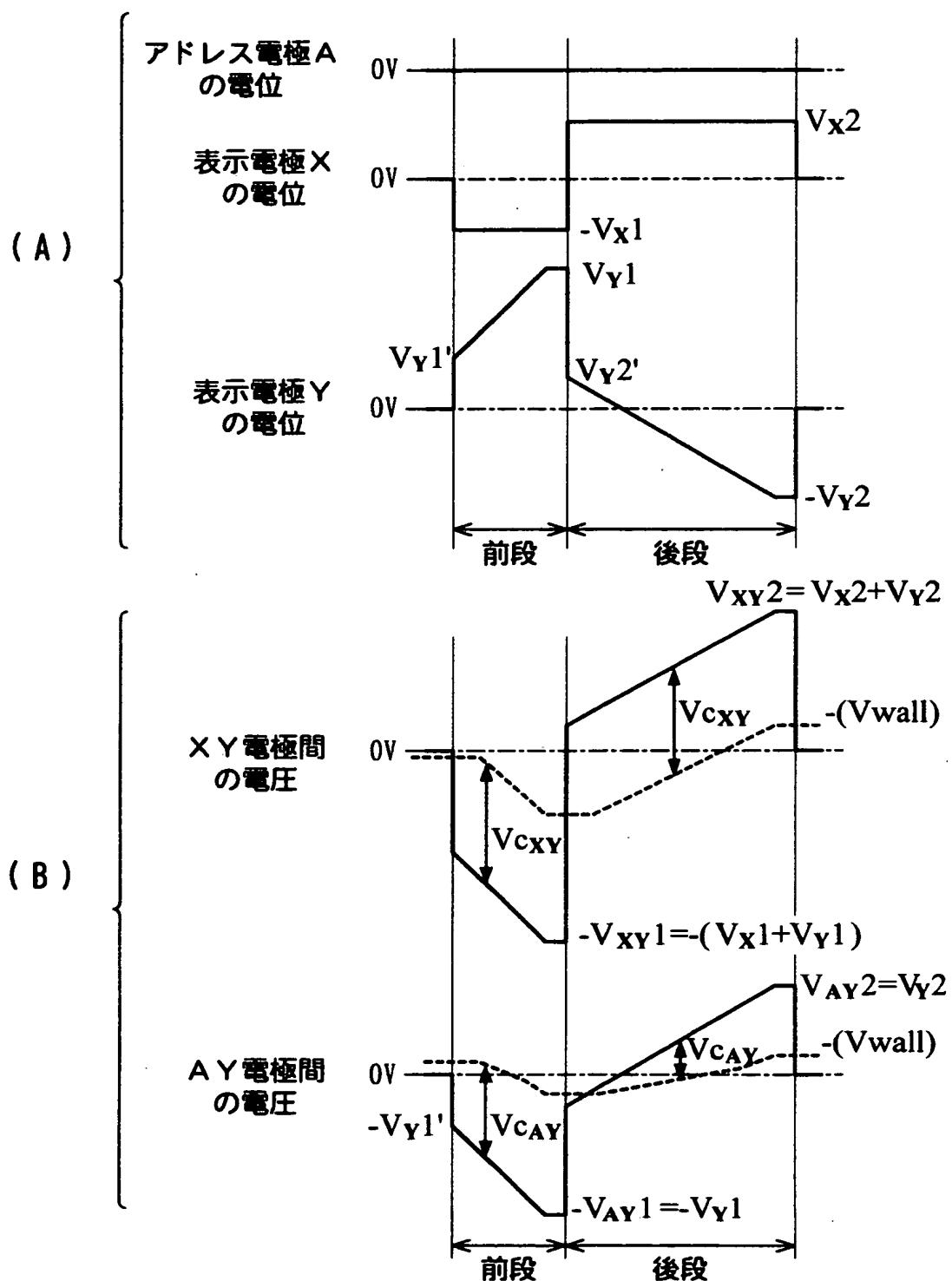
【図 3】

従来の駆動波形



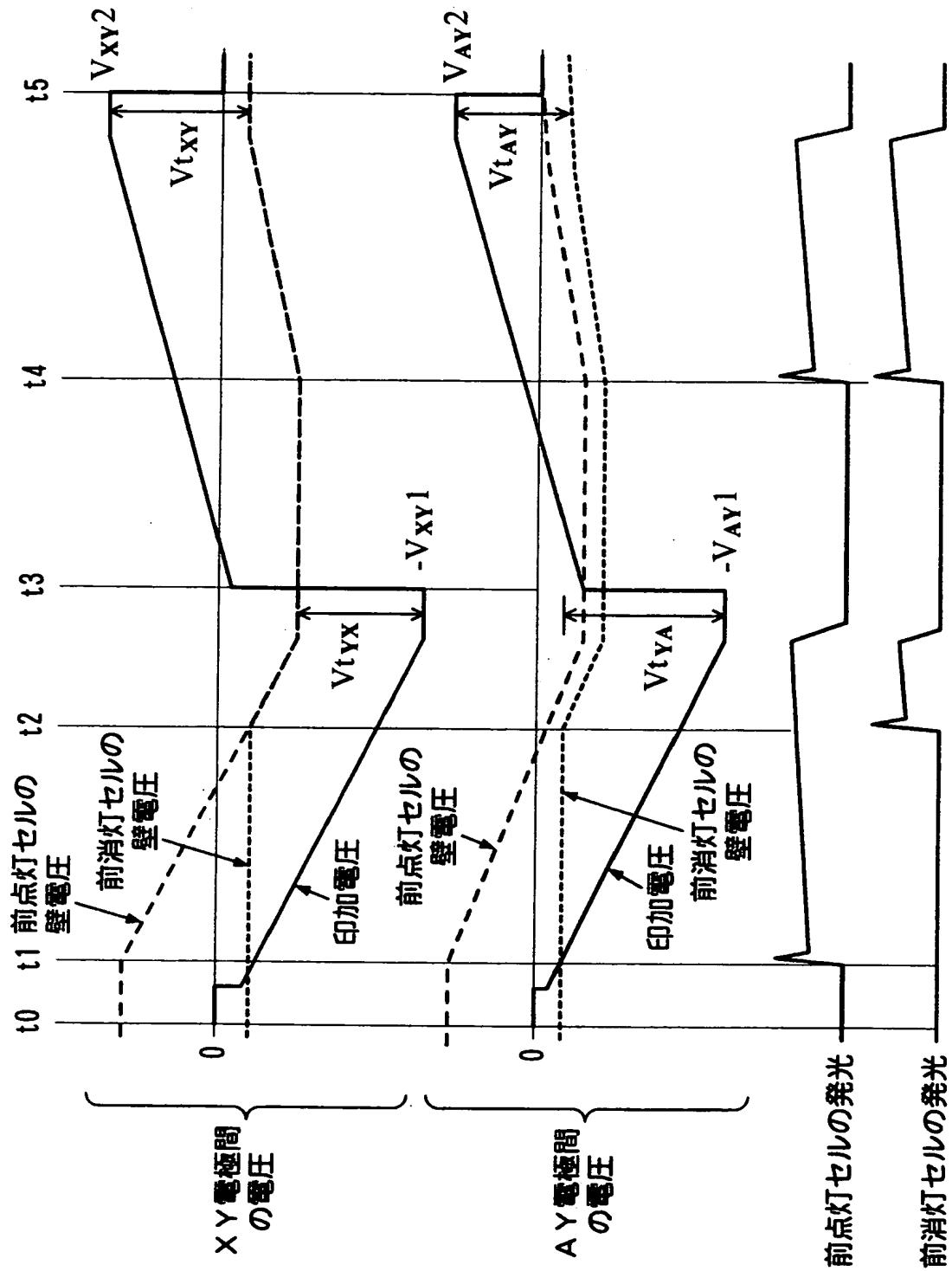
【図4】

従来の初期化における電圧変化を示す波形図



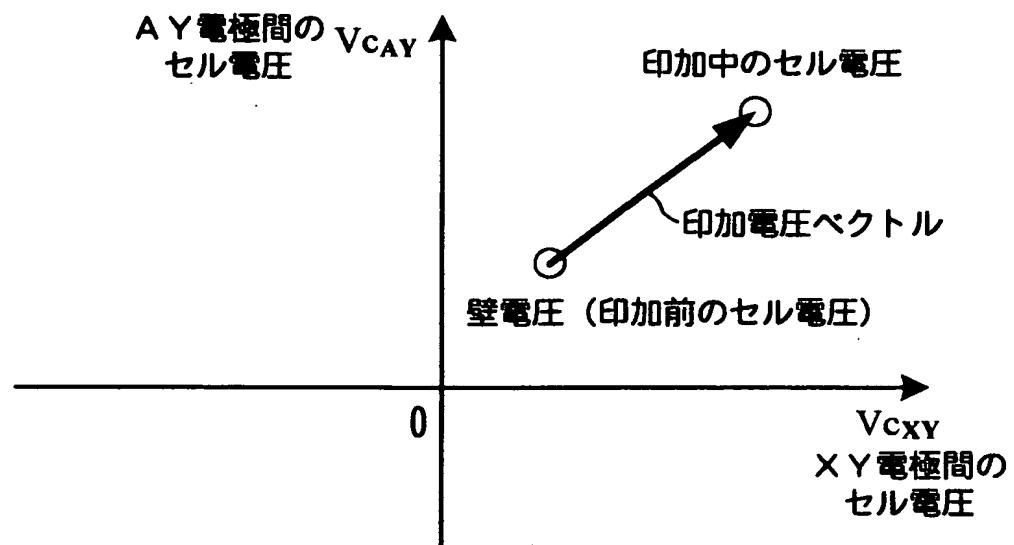
【図5】

従来の初期化におけるセル動作の一例



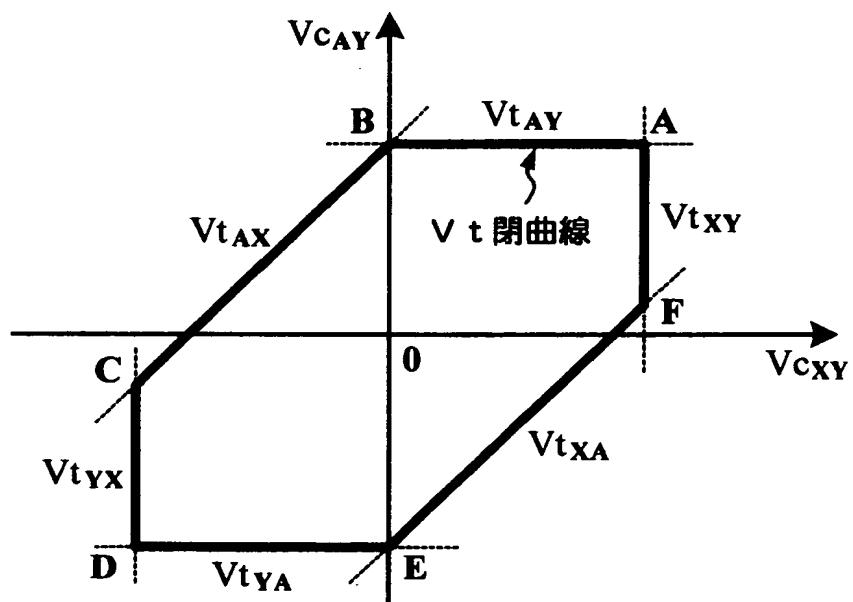
【図6】

セル電圧平面の説明図

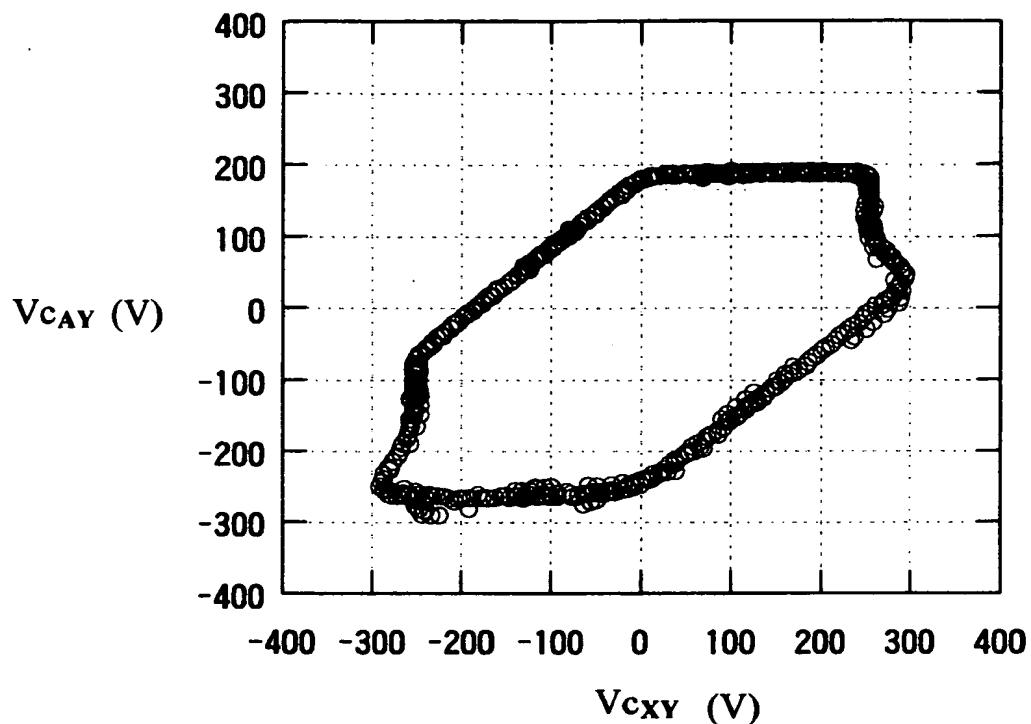


【図7】

V t閉曲線の説明図

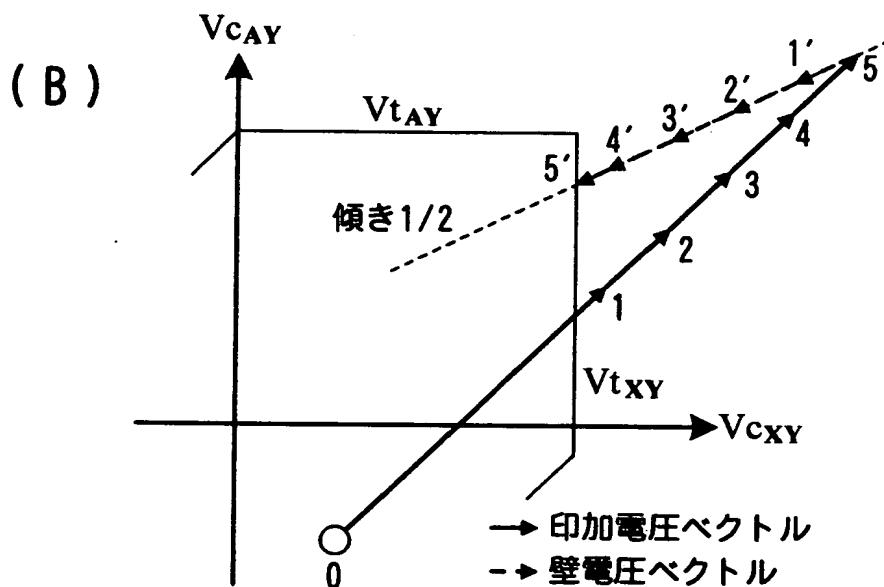
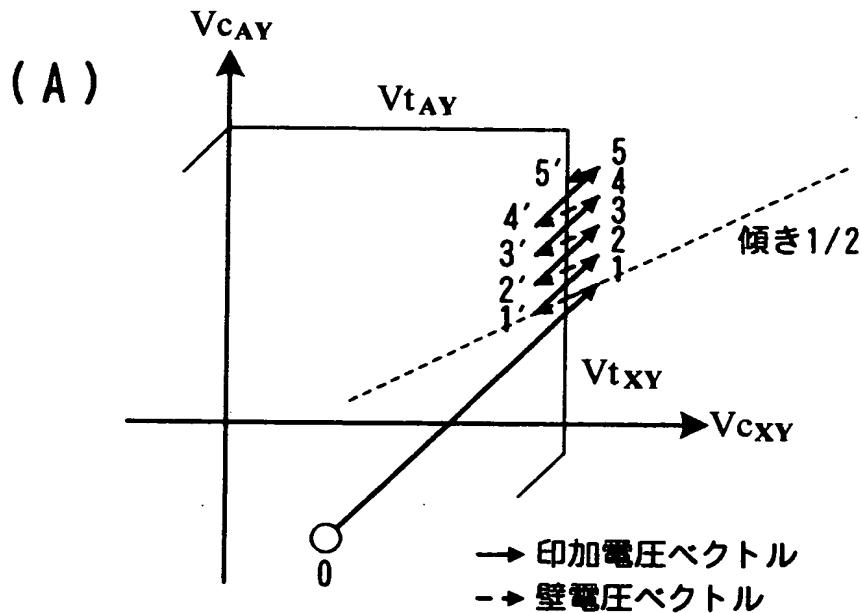


【図8】

 V_t 閉曲線の実測例

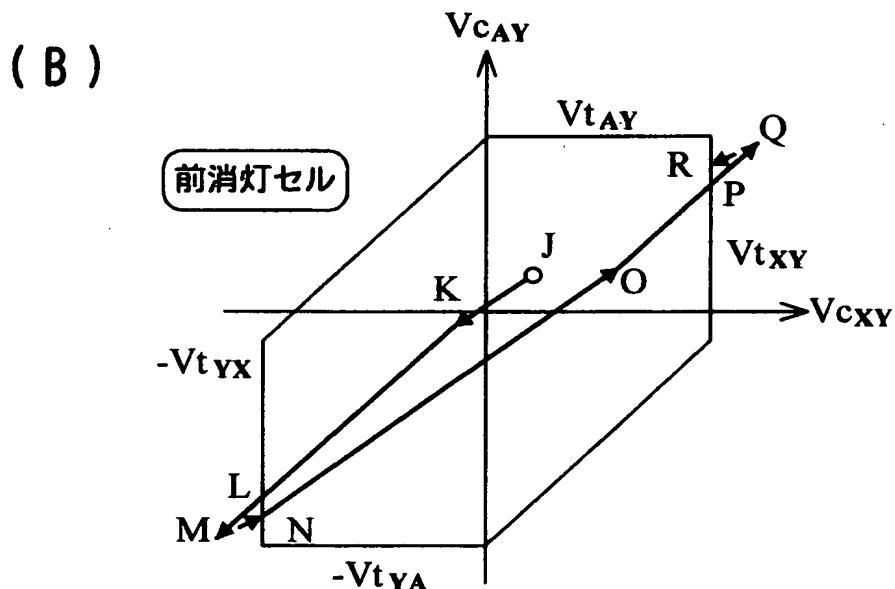
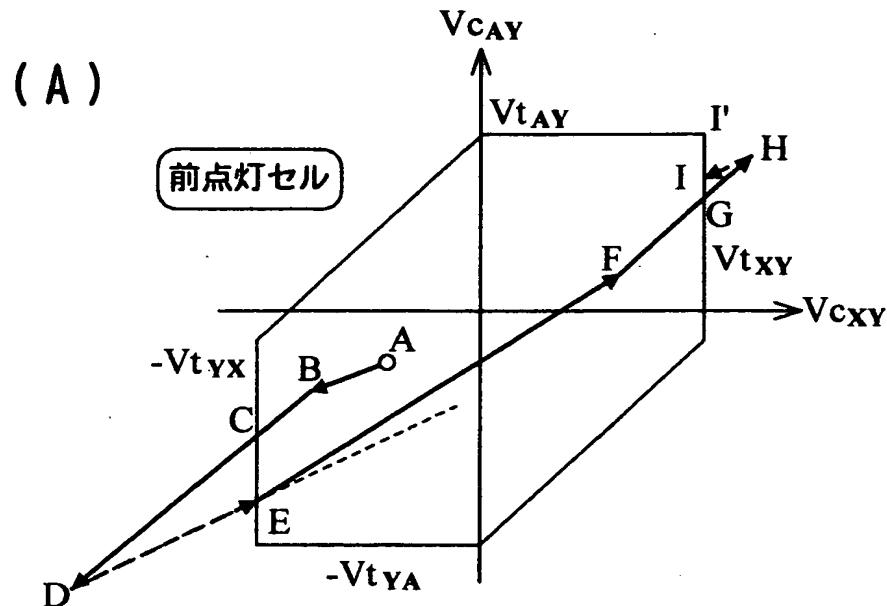
【図9】

鈍波印加によるXY放電についての解析



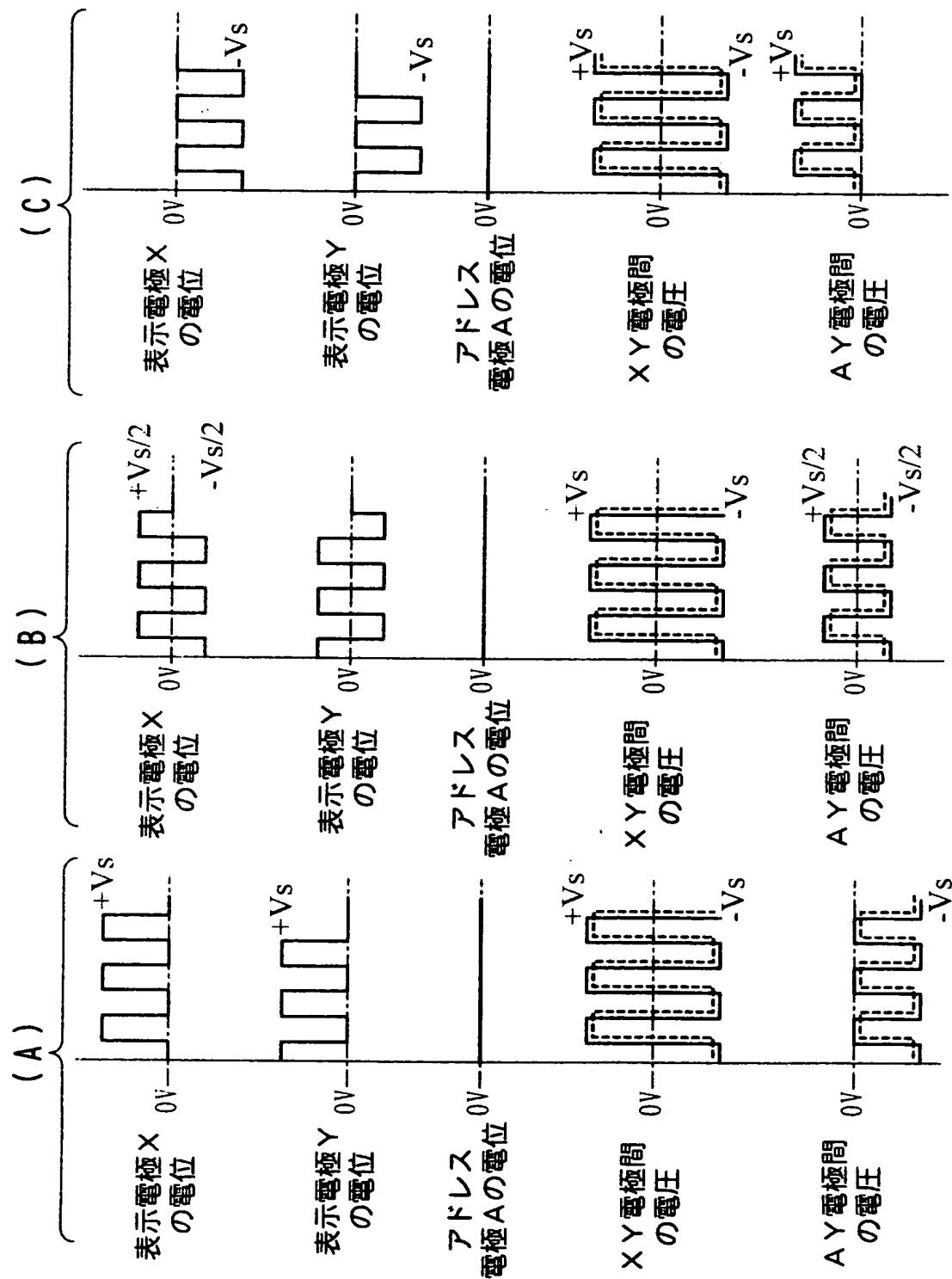
【図10】

鈍波印加による初期化についての解析



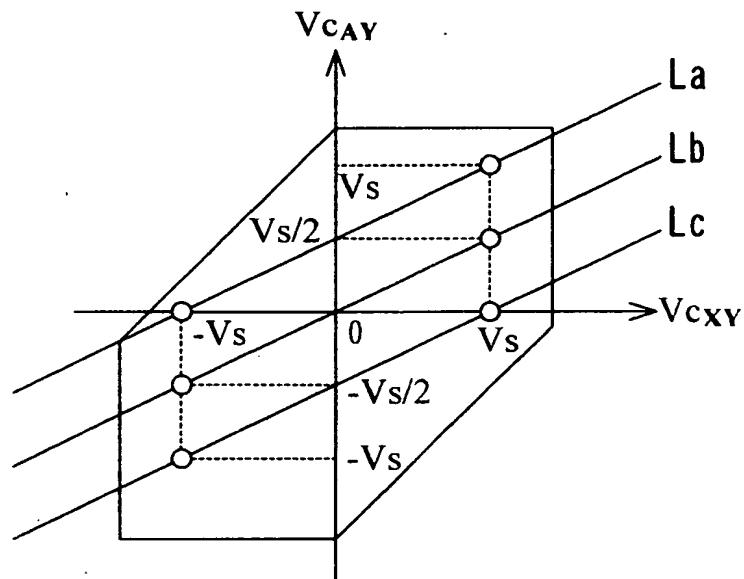
【図11】

典型的なサステインパルス波形と点灯セルの壁電圧との関係



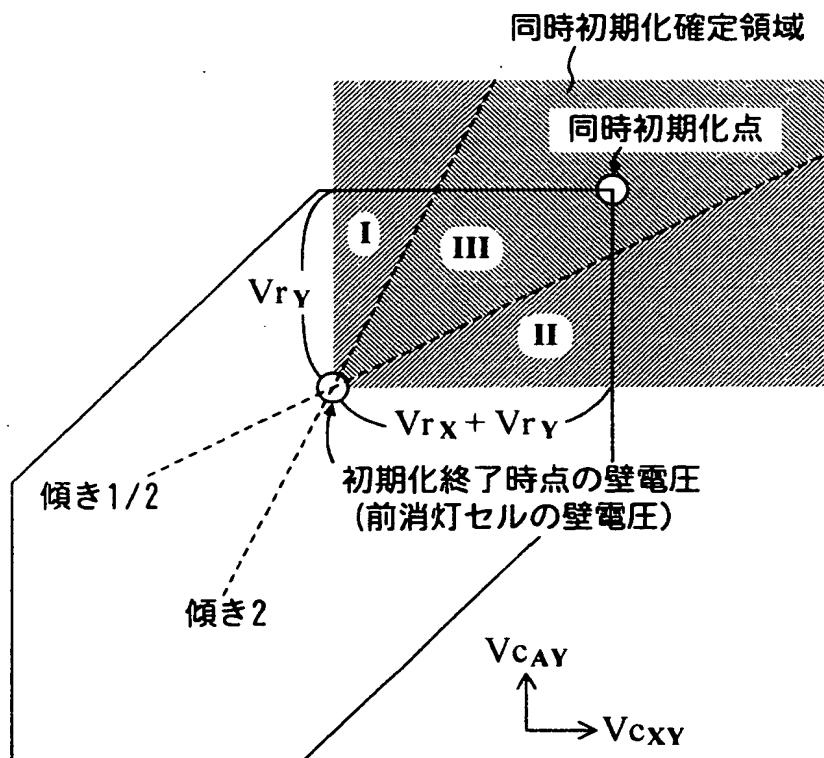
【図12】

サステイン期間における壁電圧点の位置



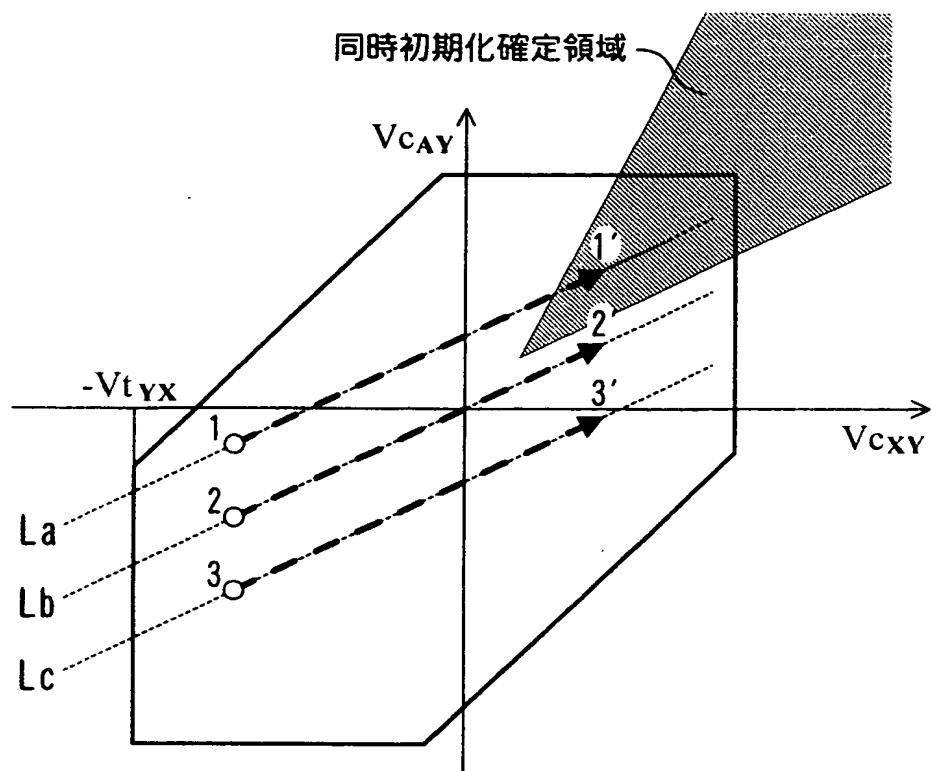
【図13】

適正な初期化のための条件



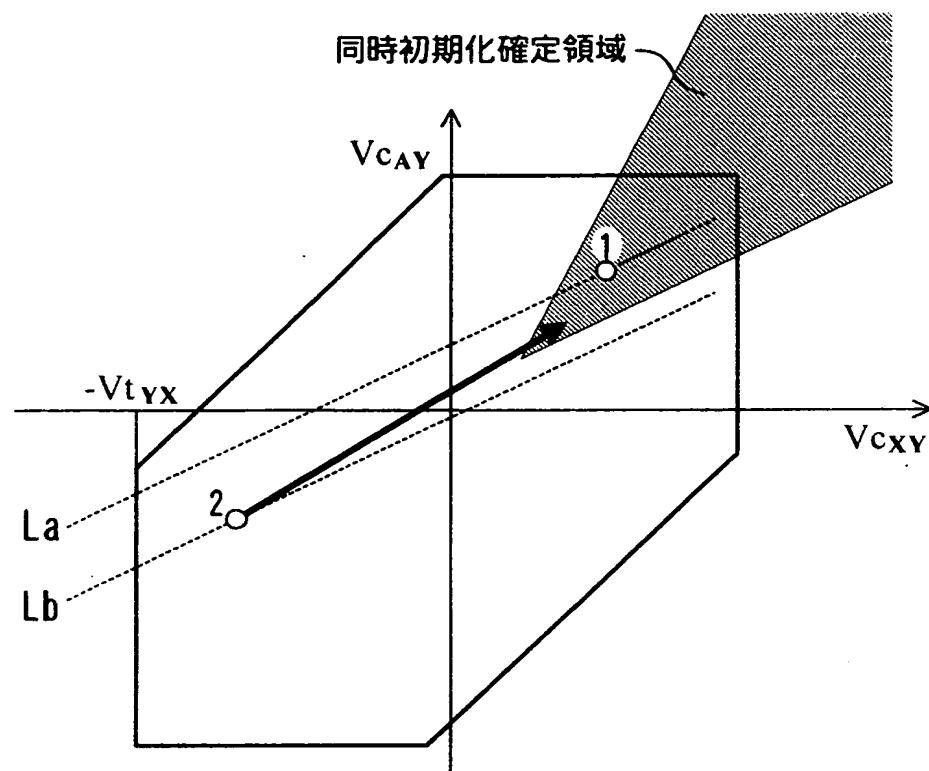
【図14】

1回目の鈍波印加におけるX Y電極間の放電による
前点灯セルの状態変化



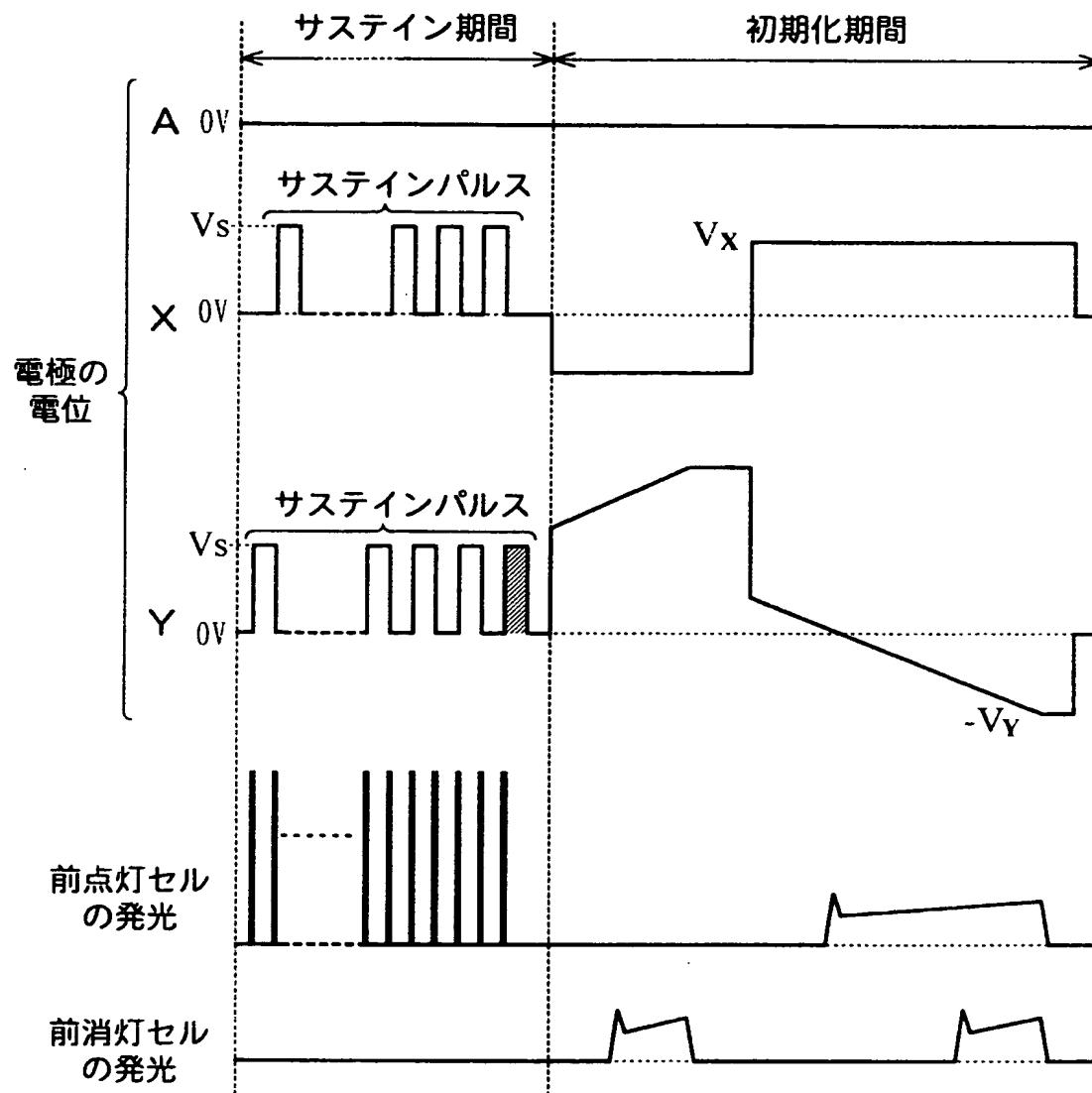
【図15】

本発明の原理



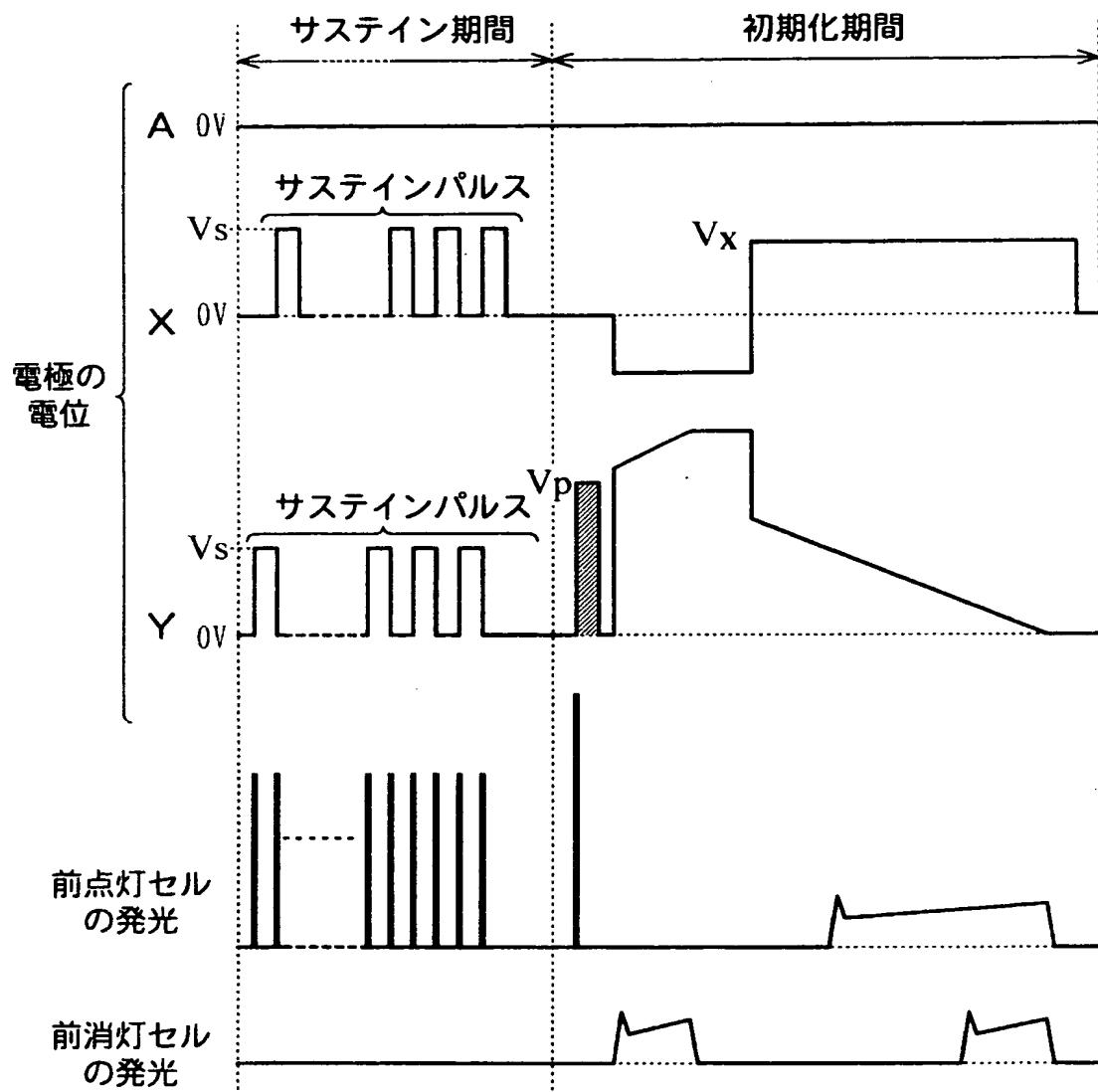
【図16】

駆動波形の実施例1



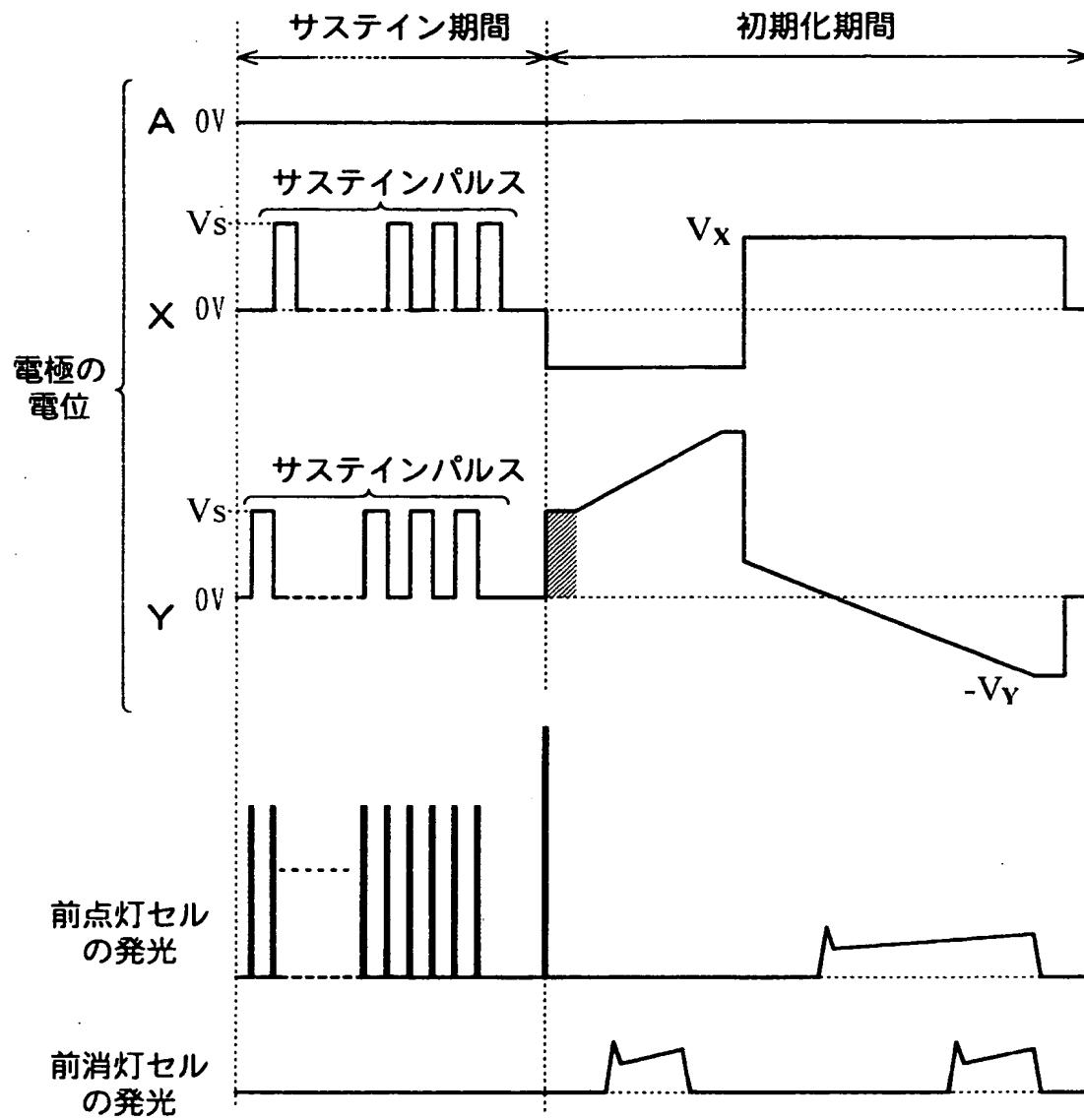
【図17】

駆動波形の実施例2



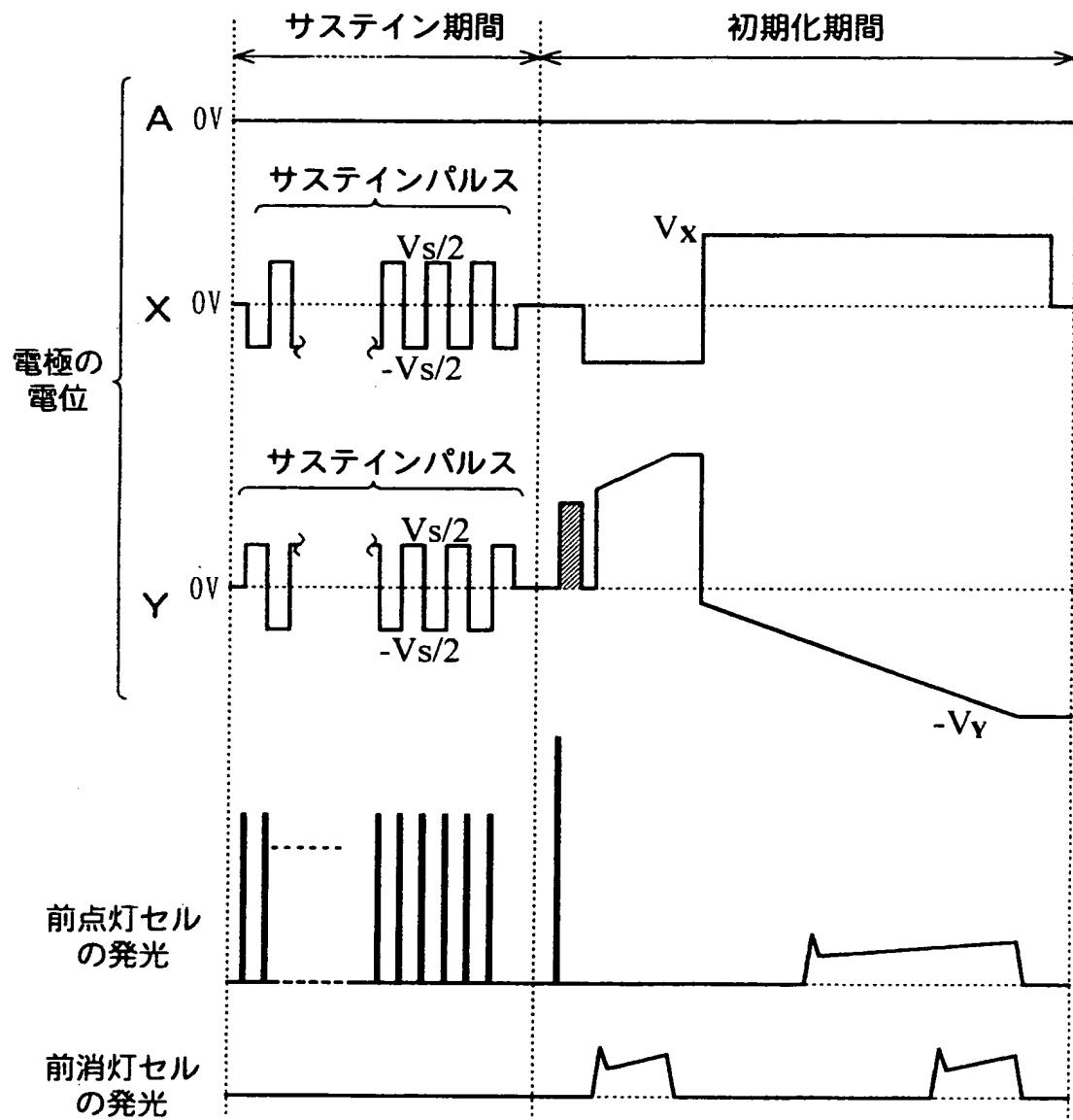
【図18】

駆動波形の実施例3



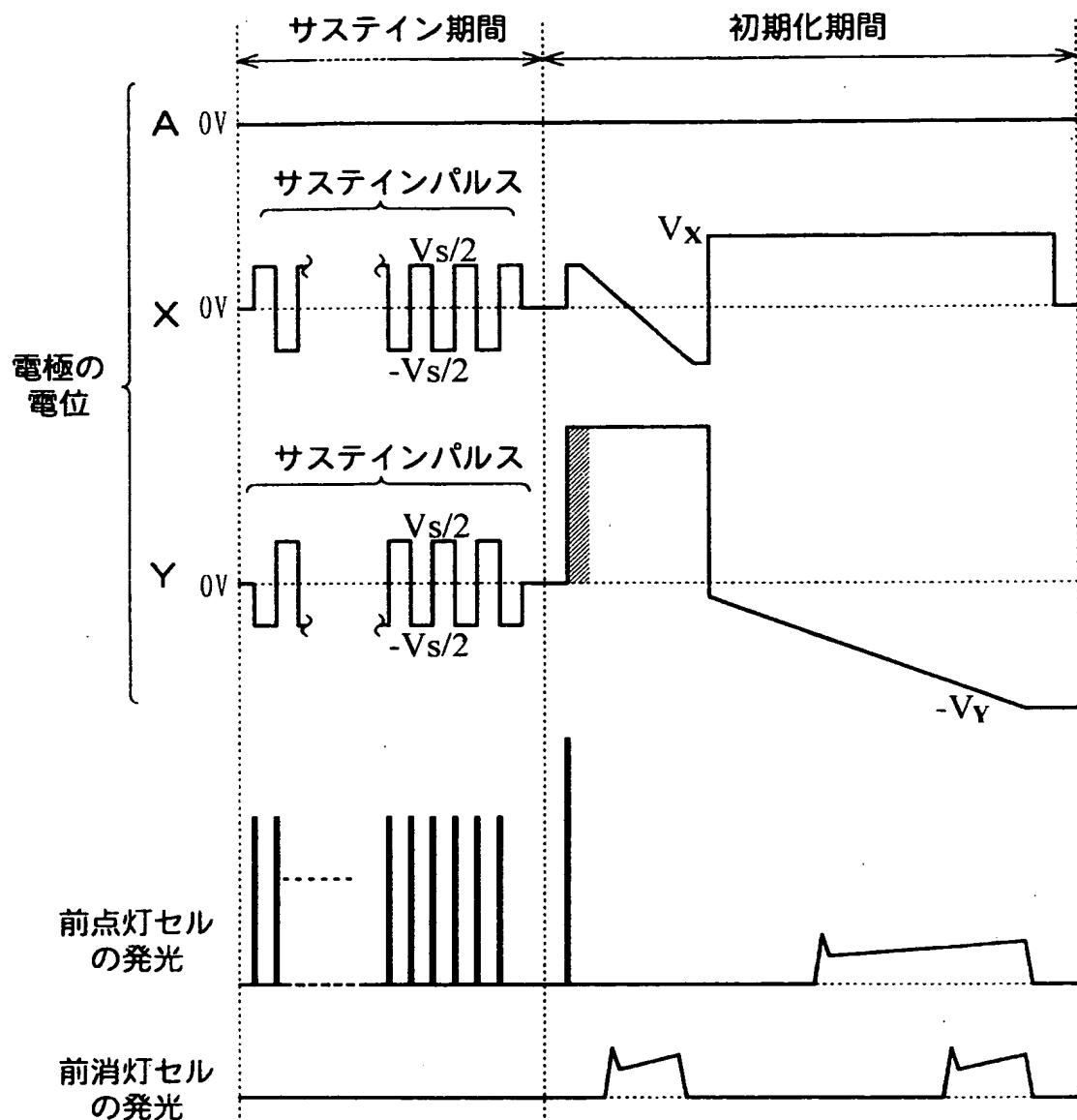
【図19】

駆動波形の実施例4



【図20】

駆動波形の実施例5



【書類名】 要約書

【要約】

【課題】 コントラストの増大を招くことなく、アドレッシングの準備において表示電極とアドレス電極との電極間の壁電圧を制御し、それによってアドレッシングの信頼性を高める。

【解決手段】 アドレッシングの準備として画面内のセルの壁電圧を制御する初期化の操作として、以前の表示で点灯させなかった前消灯セルのみで放電を生じさせる第1の鈍波印加と、前消灯セルおよび以前の表示で点灯させた前点灯セルの双方で放電を生じさせる第2の鈍波印加とを行う。

【選択図】 図16

特願2003-095003

出願人履歴情報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日
[変更理由] 住所変更
住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社